

Docket No.: GR 98 P 8116 P

2615  
HW/AP

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on the date indicated below.

By: [Signature] Date: July 5<sup>6</sup>, 2005

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applic. No. : 09/822,021 Confirmation No: 8447  
Applicant : Ivo Koren, et al.  
Filed : March 30, 2001  
Art Unit : 2615.0  
Examiner : Nhan T. Tran  
Title : Method And Device For Correcting Defective Pixels Of An Image  
Sensor  
Docket No. : GR 98 P 8116 P  
Customer No. : 24131

CLAIM FOR PRIORITY

Commissioner for Patents,  
P.O. Box 1450, Alexandria, VA 22313-1450

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 119, based upon the German Patent Application 198 45 002.8, filed September 30, 1998.

A certified copy of the above-mentioned foreign patent application is being submitted herewith.

Respectfully submitted,

[Signature]  
Kerry P. Sisselmann  
Reg. No. 37,237

Date: July 5<sup>6</sup>, 2005  
Lerner and Greenberg, P.A.  
Post Office Box 2480  
Hollywood, FL 33022-2480  
Tel: (954) 925-1100  
Fax: (954) 925-1101

Der Präsident

**Bescheinigung**

Es wird bescheinigt, dass die angeheftete Ablichtung mit der vom Deutschen Patent- und Markenamt am 19. Januar 2000 ausgestellten Prioritätsbescheinigung zum Aktenzeichen 198 45 002.8 übereinstimmt.

München, den 10. Juni 2005

Im Auftrag



Nitschke

Aktenzeichen: 198 45 002.8

**Hinweis:**

Der Prioritätsbeleg ist einsehbar unter <http://ofi.epoline.org/>

**CERTIFIED COPY OF  
PRIORITY DOCUMENT**

BEST AVAILABLE COPY  
PCT/DE 99/02992  
**BUNDESREPUBLIK DEUTSCHLAND**

06/4  
-  
NS 6



DE 99/2992

REC'D 09 DEC 1999	
WIPO	PCT

**Bescheinigung**

*ejw*

Die Siemens Aktiengesellschaft in München/Deutschland hat eine Patentanmeldung unter der Bezeichnung

"Verfahren und Vorrichtung zur Korrektur defekter  
Bildpunkte eines Bildsensors"

am 30. September 1998 beim Deutschen Patent- und Markenamt eingereicht.

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig die Symbole H 04 N und G 06 T der Internationalen Patentklassifikation erhalten.

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

München, den 19. Januar 2000

**Deutsches Patent- und Markenamt**

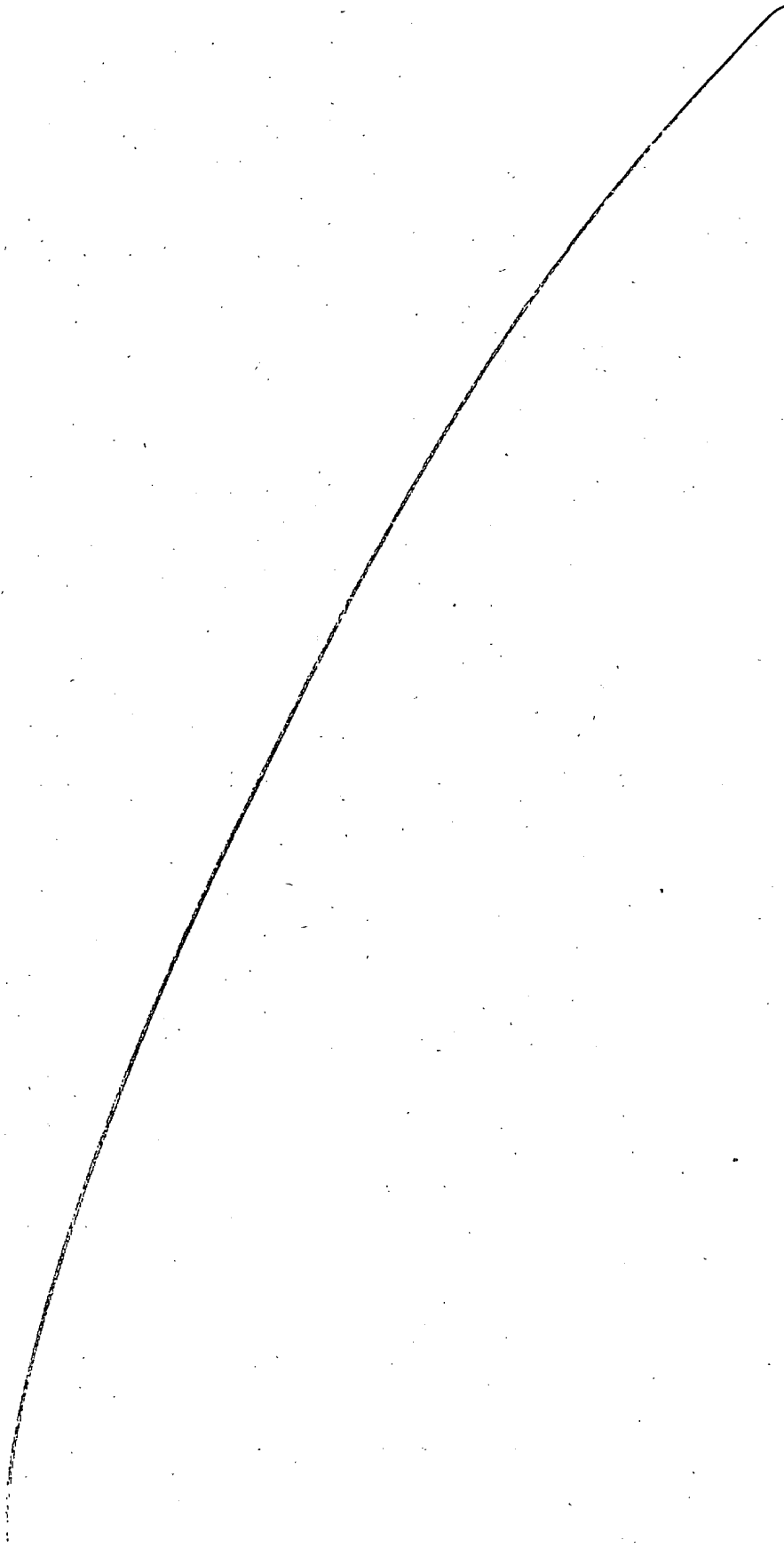
**Der Präsident**

Im Auftrag

*[Signature]*  
Jerofsky

Patentzeichen: 198 45 002.8

BEST AVAILABLE COPY



GR 98 P 8116

BEST AVAILABLE COPY  
198 45 002 8 10m 30.09.98

1

## Beschreibung

Verfahren und Vorrichtung zur Korrektur defekter Bildpunkte eines Bildsensors.

5

Die Erfindung betrifft ein Verfahren und eine Vorrichtung, bei dem/der defekte Bildpunkte des Bildsensors in einem Defekt-Speicher gespeichert sind und die Ausgangssignale dieser defekten Bildpunkte durch eine Interpolation aus den Nachbarbildpunkten ersetzt werden.

10

Unter Bildsensoren sollen hier insbesondere CMOS-Bildsensoren verstanden werden, die eine große Anzahl von Bildpunkten

(Pixeln), zum Beispiel 720 x 576 Pixel für die TV-Auflösung, enthalten. Technologie- und fertigungsbedingt sind hier nur

15

bei einem geringen Prozentsatz aller Chips alle Pixelstrukturen voll funktionsfähig. Bei den meisten Chips würde man in dem aufgenommenen Bild mehrere defekte Pixel sehen, die entweder ständig weiß oder schwarz sind oder deren Grauwertübertragungseigenschaft sich im Vergleich zu den Nachbarpixeln unterscheidet. Eine typische räumliche Defektverteilung ist

20

unkorreliert und die Defekthäufigkeit liegt im Promille-Bereich. In einem digitalen Video-Datenstrom ist es einfach, solche Defekte durch lineare Interpolation der Grauwerte der zum Defekt benachbarten Pixel auszublenden. Für jedes Pixel

wird beispielsweise der arithmetische Mittelwert aus dem vorhergehenden und dem nachfolgenden Pixelwert gebildet. In Abhängigkeit von der Position des Pixels im Bild muß beispielsweise ein Defektsignal generiert werden, das anzeigt, ob das

30

gerade übertragene Pixel korrekt oder defekt ist. Dieses Signal steuert beispielsweise einen Multiplexer, der entweder den korrekten oder den interpolierten Wert zum Ausgang durchschaltet.

35

Eine einfache Speicherung des Defektmusters als Bitmuster ist sehr teuer, da zum Beispiel für die TV-Auflösung 404 kBit gespeichert werden müßten. Trotz der geringen Defekthäufigkeit

GR 98 P 8116

## BEST AVAILABLE COPY

2

von ca. 0,1 Prozent ist eine Lauflängenkodierung, hier also der Abstand zweier aufeinanderfolgender Defekte, ungeeignet, da die Reihenfolge der Defekte von der Größe und Lage eines jeweiligen Teilbildes abhängen. Eine weitere speichersparende Methode ist die Speicherung der Defektadressen in Form von Zeilen- und Spaltennummer. Für beide zuletzt genannten Verfahren ist jedoch zum Auslesen von Teilbildern ein Assoziativspeicher erforderlich, der deutlich komplexer ist als ein vergleichbarer gewöhnlicher Schreib-/Lesespeicher.

10

Die der Erfindung zugrundeliegende Aufgabe liegt nun darin, ein Verfahren bzw. eine Vorrichtung anzugeben, bei dem/der die Defekte des Bildsensors auf der Basis gewöhnlicher RAMs mit möglichst geringem Speicherbedarf abgespeichert werden kann.

15

Diese Aufgabe wird hinsichtlich des Verfahrens durch die Merkmale des Patentanspruchs 1 und hinsichtlich der Vorrichtung durch die Merkmale des Patentanspruchs 4 gelöst. Alle weiteren Ansprüche betreffen bevorzugte Ausgestaltungen des erfindungsgemäßen Verfahrens und der erfindungsgemäßen Vorrichtung.

20

Bei der Erfindung werden lediglich zwei gewöhnliche RAM und nur wenige weitere Bauelemente benötigt. Die Anzahl der Speicherzellen im ersten Schreib-/Lesespeicher entspricht dabei der Zeilenzahl des Bildes und der zweite Schreib-/Lesespeicher benötigt beispielsweise nur ca. 1000 Speicherplätze.

25

Nachfolgend wird die Erfindung anhand eines in den Zeichnungen dargestellten Ausführungsbeispiels näher erläutert. Dabei zeigt

30

Figur 1 ein allgemeines Blockschaltbild einer Vorrichtung zur Korrektur defekter Bildpunkte mit einer Defektspeichereinrichtung,

35

GR 98 P 8116

## BEST AVAILABLE COPY

3

Figur 2 eine Darstellung zur Verdeutlichung der Speicheradressierung in der Defektspeichereinrichtung von Figur 1,

5 Figur 3 ein Blockschaltbild zur Erläuterung des erfindungsgemäßen Verfahrens und

Figur 4 ein Beispiel einer erfindungsgemäßen Vorrichtung.

10 In Figur 1 ist ein allgemeines Blockschaltbild zur Erläuterung der Korrektur defekter Bildpunkte eines Bildsensors dargestellt, wobei eine Interpolationseinrichtung INTR, ein Umschalter MUX und eine Defektspeichereinrichtung DS vorhanden sind. Die Defektspeichereinrichtung DS wird mit einer Bildzeilenadresse Line und einer Bildspaltenadresse Column versorgt und liefert davon abhängig ein Defektsignal Defect, das den Umschalter MUX ansteuert. Falls kein Defekt vorliegt, wenn also das Signal Defect gleich Null ist, werden Eingangsbilddaten Input direkt als Ausgangsbilddaten Output durchgeschaltet. Im anderen Fall, wenn ein Defekt an der durch Line und Column adressierten Stelle des Bildsensors vorliegt, wenn also durch das Signal Defect gleich Eins ist, werden die Eingangsbilddaten Input von Nachbarbildpunkten hier beispielsweise linear interpoliert und durch den Umschalter an den Ausgang für die Ausgangsbilddaten durchgeschaltet.

Die Defektspeichereinrichtung DS von Figur 1 enthält zwei Schreib-/Lesespeicher RAM1 und RAM2, die in Figur 2 dargestellt sind. Der erste Schreib-/Lesespeicher RAM1 dient dabei als Zeigerspeicher und wird von der Bildzeilenadresse Line direkt adressiert. Die Speicherzellen des Zeigerspeichers enthalten Zeiger Ptr, die Zellen im zweiten Schreib-/Lesespeicher RAM2, der als Defektspalten-Speicher dient, adressieren. Bei der Adressierung des Defektspalten-Speichers treten unterschiedliche Adressierungssituationen auf, wobei drei Fälle besonders hervorzuheben sind. Im ersten Fall zeigt einer der Zeiger Ptr auf eine Zelle mit der Startadresse SA

GR 98 P 8116

## BEST AVAILABLE COPY

4

- in der hier beispielsweise eine Defekt-Spaltennummer 56 gespeichert ist. Zusätzlich zu jeder Defektspaltennummer ist im Defektspalten-Speicher auch jeweils ein einzelnes Fortsetzungsbit incEn gespeichert, das anzeigt, daß es in der Bildzeile Line noch weitere defekte Spalten gibt. Die weiteren defekten Spalten folgen unmittelbar auf die Zelle mit der Startadresse SA und eine letzte Defektspalte der Bildzeile Line wird dadurch erkannt, daß das zugehörige Fortsetzungsbit bei Null und bei den übrigen Defektspalten dieser Zeile gleich Eins ist. Die durch die Startadresse SA adressierte Zelle enthält hier die Defektspaltennummer 56, darauf folgt hier eine Zelle die eine Defektspaltennummer 285 und nach der eine durch eine letzte Adresse LA adressierte Zelle, die eine Defektspaltennummer 539 aufweist, was insgesamt andeuten soll, daß die Defektspaltennummern einer Bildzeile in aufsteigender Reihenfolge abgelegt sind. Der zweite hier ange deutete Fall ist der, daß mehrere defekte Bildpunkte in einer Spalte vorliegen. Hierbei zeigen mehrere Zeiger Ptr auf ein und dieselbe Zelle M im Defektspalten-Speicher, die hier beispielsweise die Defektspaltennummer 147 beinhaltet und deren Fortsetzungsbit natürlich Null ist. Im Fall, daß mehrere Zeilen einen Defekt in der gleichen Spalte aufweisen, können mehrere Zeiger auf denselben Eintrag im Defektspalten-Speicher zeigen, wodurch die maximal speicherbare Anzahl der Defekte die Zahl der Worte im Defektspalten-Speicher sogar übertreffen wird. Im letzten Fall, zeigen alle zu Bildzeilen ohne Defekte gehörigen Zeiger Ptr gemeinsam beispielsweise auf eine letzte Zelle END des Defektspalten-Speichers.
- In Figur 3 ist die Defektspeichereinrichtung DS zur Erläuterung des erfindungsgemäßen Verfahrens in Form ein Blockdiagramms detaillierter dargestellt. Die Bildzeilenadresse Line adressiert wiederum den Speicher RAM1, dessen ausgelesene Daten an eine Adreßweilerschaltungseinheit AWS übergeben werden innerhalb der dann die Zeiger Ptr in Form von Adressen für den Defektspalten-Speicher RAM2 gebildet werden. Ein Verzögerungsglied T dient lediglich zur zeitlichen Entkopplung des



GR 98 P 8116

## BEST AVAILABLE COPY

5

Eingangs und des Ausgangs der Adreßweerschalteneinheit AWS.  
In der Einheit AWS wird praktisch die nächste Zeile im Defektspalten-Speicher berechnet, wobei die im Zusammenhang mit Figur 2 näher erläuterten drei Fälle unterschieden werden und  
5 eine direkte Adreßübergabe, eine Inkrementierung der Adressen oder eine Beibehaltung der bisherigen Adresse erfolgt. Für den Fall, daß vom Bildsensor ein Vollbild abgetastet wird, wird die Bildspalte Column mit der dem Speicher RAM2 ausgelesenen Defektspaltennummer in einer Vergleichsinrichtung E auf  
10 Gleichheit geprüft und liefert bei Gleichheit das Defektsignal Defect. Aus dem zugehörigen Fortsetzungsbit incEn wird durch UND-Verknüpfung mit dem Defektsignal ein Fortsetzungssignal inc gebildet, das die Adreßweerschaltungseinheit zum Inkrementieren der Zeilenadresse des Defektspalten-Speichers  
15 veranlaßt.

Für den Fall, daß nur ein Teilbild des Bildsensors ausgelesen wird, können ein oder mehrere Defekte links von dem gewünschten Bildfenster liegen. Die entsprechenden Einträge müssen  
20 dann überlesen werden. Beginnt beispielsweise das Teilbild erst mit der Spaltennummer 100, so müßte im Beispiel von Figur 2 der Defektspalteneintrag 56, im Speicher RAM2 bei Adresse SA überlesen werden, daß die Adreßzuordnung zwischen dem Bildsensor und dem Defektspeicher wieder richtig erfolgt. Hierzu wird die Bildspaltennummer Column in einem Vergleichs-  
5 L mit der Defektspaltennummer aus dem Speicher RAM2 verglichen und, wenn die Defektspaltennummer kleiner ist als die Spaltennummer, in der Adreßweerschaltungseinheit AWS durch das Signal inc solange eine Inkrementierung ausgelöst bis die  
30 Defektspaltennummern innerhalb des Teilbildes des Bildsensors liegen. Hierbei wird das Ausgangssignal des Vergleichers L mit dem Defektsignal Defect in einer ODER-Schaltung O verknüpft und das Ausgangssignal der ODER-Schaltung wiederum mit dem Fortsetzungsbit incEn mit Hilfe eines UND-Gatters A zum  
35 Signal inc verknüpft, da in der Zeile und also auch im Teilbild weitere Fehler (incEn=1) liegen müssen.

GR 98 P 8116

## BEST AVAILABLE COPY

6

In Figur 4 ist ein Beispiel einer konkreten Realisierung der erfindungsgemäßen Vorrichtung dargestellt. Der Zeigerspeicher RAM1 weist dabei 1024 9-Bit-Wörter und der Defektspalten-Speicher RAM2 512 11 Bit-Worte auf. Der Speicher RAM1 wird

5 durch eine 10 Bit breite Bildzeilennummer adressiert und liefert einen 9 Bit breiten Zeiger Ptr, der über einen Multiplexer MUX1 und ein Register D1 dem Defektspalten-Speicher RAM2 als Adresse zugeführt wird. Am Ausgang des Defektspalten-Speichers wird ein 11 Bit breites Ausgangssignal einem weiteren

10 Register D2 zugeführt, wobei sich die 11 Bit aus einer 10 Bit breiten Defektspaltennummer und dem Fortsetzungsbit incEn zusammensetzt. Die Defektspaltennummer wird in einer Äquivalenzschaltung E mit der Bildspaltennummer verglichen und liefert das Defektsignal Defect. Das Defektsignal wird über ein

15 1-Bit-Register, das durch ein internes Zeilenweilerschaltssignal nextLine rücksetzbar ist, und einen Inverter I einem Eingang einer UND-Schaltung A zugeführt, die einen weiteren Eingang aufweist, der mit dem Fortsetzungsbit incEn versorgt wird. Darüber hinaus wird in einer Vergleicherschaltung L die

20 Spaltennummer bzw. Bild-Spaltenadresse mit der Defektspaltennummer verglichen und festgestellt, ob die Defektspaltennummer DefCol kleiner ist als die Spaltennummer Column. Das Ausgangssignal der Vergleicherschaltung L ist mit einem weiteren Eingang der UND-Schaltung A verbunden, die ihrerseits das

25 Fortsetzungssignal inc bildet. Dieses Fortsetzungssignal wird mit einem internen Signal ODER-verknüpft und dem Enable-Eingang des ersten Registers D1 zugeführt. Der Multiplexer MUX1 weist einen 9 Bit breiten Null-Eingang auf, der das

durch die Inkrementierschaltung inc Inkrementierzeigersignal

30 Ptr erhält. Die Umschaltung des Multiplexers MUX1 erfolgt durch das interne Zeilensignal nextLine. Diese Schaltung kann als Defekt-Korrekturereinheit einer digitalen Einchip-Kamera verwendet werden. Um die geforderte Verarbeitungsgeschwindigkeit zu erreichen wird hier zwischen dem Defekt Spaltenspeicher RAM2 und den Vergleichen das Register D2 geschaltet.

35 Infolgedessen stehen nach einer Erkennung eines defekten Pixels und der Inkrementierung des Zeigers Ptr die zum Zeiger

GR 98 P 8116

## BEST AVAILABLE COPY

7

gehörige Defektspaltennummer und das zum Zeiger gehörige Fortsetzungsbit erst einen Takt später zur Verfügung. Damit der Zeiger nicht ein zweites Mal inkrementiert wird, weil die Bedingungen Spaltennummer Column > Defektspaltennummer und

5 Fortsetzungsbit incEn = 1 gleichzeitig erfüllt werden, wird das Inkrementieren des Zeigers Ptr vom durch das Register D3 verzögerten Defektsignal abhängig gemacht, und somit, wenn im letzten Taktzyklus ein Defekt erkannt und der Zeiger inkrementiert wurde, im aktuellen Taktzyklus die Inkrementierung

10 verhindert.

GR 98 P 8116

## BEST AVAILABLE COPY

8

## Patentansprüche

1. Verfahren zur Korrektur defekter Bildpunkte eines Bildsensors,
  - 5 bei dem abhängig von einem Defektsignal (Defect) im fehlerfreien Fall Eingangsbildpunktdaten (Input) als Ausgangsbildpunktdaten (Output) ausgegeben werden und im Fehlerfall aus Nachbarbildpunktdaten interpolierte Bildpunktdaten als Ausgangsbildpunktdaten ausgegeben werden,
  - 10 bei dem das Fehlersignal aus einer Bildzeilenadresse (Line) und einer Bildspaltenadresse (Column) derart gebildet wird, daß mit Hilfe der Bildzeilenadresse ein Zeigerspeicher (RAM1) adressiert wird, dessen gespeicherte Zeiger (Ptr) einen Defektspalten-Speicher (RAM2) so adressieren, daß bei mehreren
  - 15 defekten Spalten in einer Zeile die erste Spalte adressiert und anschließend fortlaufend alle weiteren defekten Spalten der Zeile adressiert werden,  
bei dem bei mehreren defekten Bildpunkten einer Spalte von mehreren Zeigern die Zeile mit dieser Defektspaltennummer im
  - 20 Defektspalten-Speicher adressiert wird,  
bei dem bei nicht defekten Bildpunkten eine eigens dafür vorhandene Zelle (END) im Defektspalten-Speicher adressiert wird und  
bei dem die Defektspalte mit der Spaltenadresse (Column) verglichen und daraus das Defektsignal (Defect) gebildet wird.
  - 25
2. Verfahren nach Anspruch 1,
  - bei dem, beim Auslesen eines Teilbildes, Defektspaltennummern, die kleiner als die Spaltennummern des Teilbildes sind
  - 30 überlesen und nicht korrigiert werden.
3. Verfahren nach Anspruch 1,
  - bei dem die jeweils letzte Defektspalte einer jeweiligen Zeile anhand eines pro Defektspaltennummer vorhandenen Fortsetzungsbits (incEn) erkannt wird.
  - 35

GR 98 P 8116

## BEST AVAILABLE COPY

9

4. Vorrichtung zur Korrektur defekter Bildpunkte eines Bildsensors,

bei der eine durch eine Bildzeilennummer (Line) und eine Bildspaltennummer (Column) adressierbare Defektspeichereinheit (DS), ein Interpolator (INTER) und ein Umschalter (MUX) derart vorgesehen sind, daß in Abhängigkeit eines Defektsignals (Defect) entweder der Eingang für Eingangsbildpunktdaten oder ein Ausgang des Interpolators mit einem Ausgang für Ausgangsbildpunktdaten (Output) verbunden wird, wobei der Interpolator von Eingangsbildpunktdaten versorgt wird, bei der die Defektspeichereinrichtung einen Zeigerspeicher (RAM1) und einen Defektspaltenpeicher (RAM2) derart aufweist, daß der Zeigerspeicher durch die Bildzeilennummer (Line) adressiert wird und der Inhalt (Ptr) der so adressierten Zellen über eine Adreßweerschalteneinrichtung (AWS) den Defektspalten-Speicher (RAM2) adressiert, an dessen Ausgang Defektspaltennummern (DefCol (Ptr)) der Zeile mit der betreffenden Bildzeilennummer anliegen, und bei der ein Vergleicher vorhanden ist, der die Bildspaltennummer mit der Defektspaltennummer aus dem Defektspaltenpeicher vergleicht und daraus das Defektsignal bildet.

5. Vorrichtung nach Anspruch 4,

bei der der Defektspalten-Speicher (RAM2) derart ausgebildet ist, daß pro Defektspaltennummer ein Fortsetzungsbit vorhanden ist und

bei der die Adreßweerschalteneinheit durch das Fortsetzungsbit steuerbar ist.

6. Vorrichtung nach Anspruch 4,

bei der ein Vergleicher (L) vorgesehen ist, der feststellt, ob die Defektspaltennummer kleiner als die Spaltennummer ist und bei der die Adreßweerschalteneinrichtung in diesem Fall die Adresse des Defektspalten-Speichers weiterschaltet, wenn das Fortsetzungsbit (incEn) gesetzt ist.

GR 98 P 8116

## BEST AVAILABLE COPY

10

## Zusammenfassung

Verfahren und Vorrichtung zur Korrektur defekter Bildpunkte eines Bildsensors.

5

Der Anmeldungsgegenstand ermöglicht mit Hilfe eines Umschalters im Falle eines defekten Bildsensorbildpunktes eine Ersetzung des Ausgangssignals dieses Bildpunktes durch die Interpolation aus den Signalen der Nachbarbildpunkte, wobei die fehlerhaften Sensorbildpunkte auf sehr effiziente Weise in RAM-Speichern gespeichert sind. Die Speicherung der defekten Bildpunkte erfolgt mit Hilfe eines durch die Bildpunktzeile adressierten Zeigerspeicher, dessen Zeiger wiederum einen Defektspalten-Speicher adressieren. Die Defektspalten aus diesem Defektspalten-Speicher werden mit der Bildspaltennummer zu einem Defektsignal verglichen, zur Steuerung des Umschalters dient.

10

15

Figur 1

GR 98 P 8116

## BEST AVAILABLE COPY

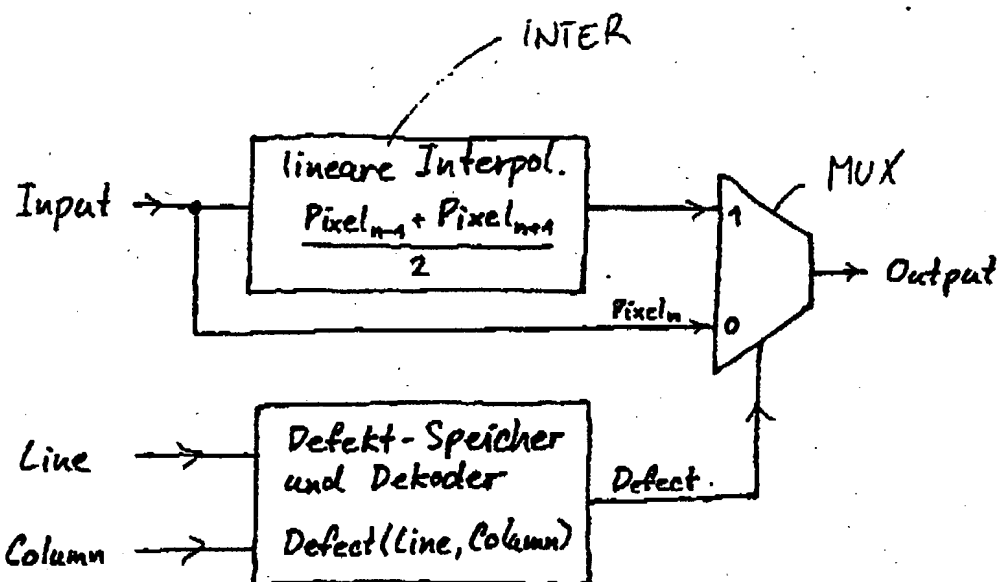


FIG 9

DS

GR 98 P 8116

## BEST AVAILABLE COPY

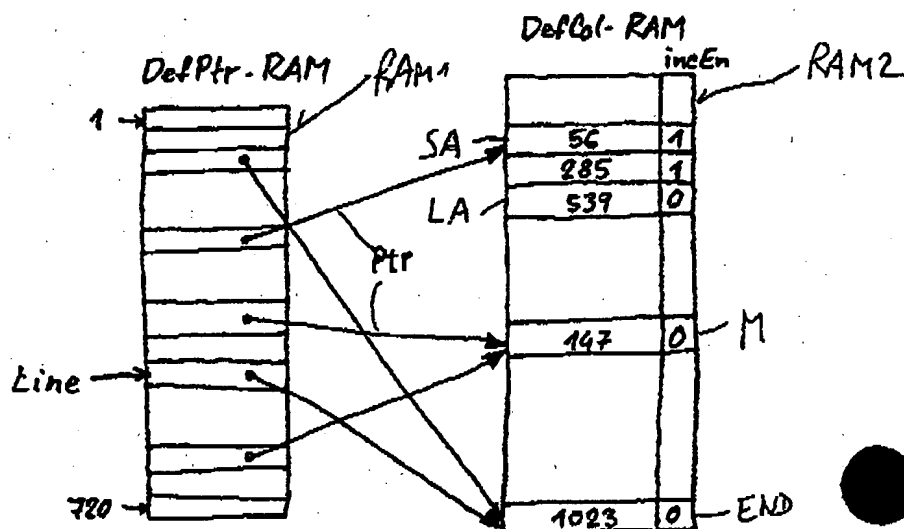


FIG 2

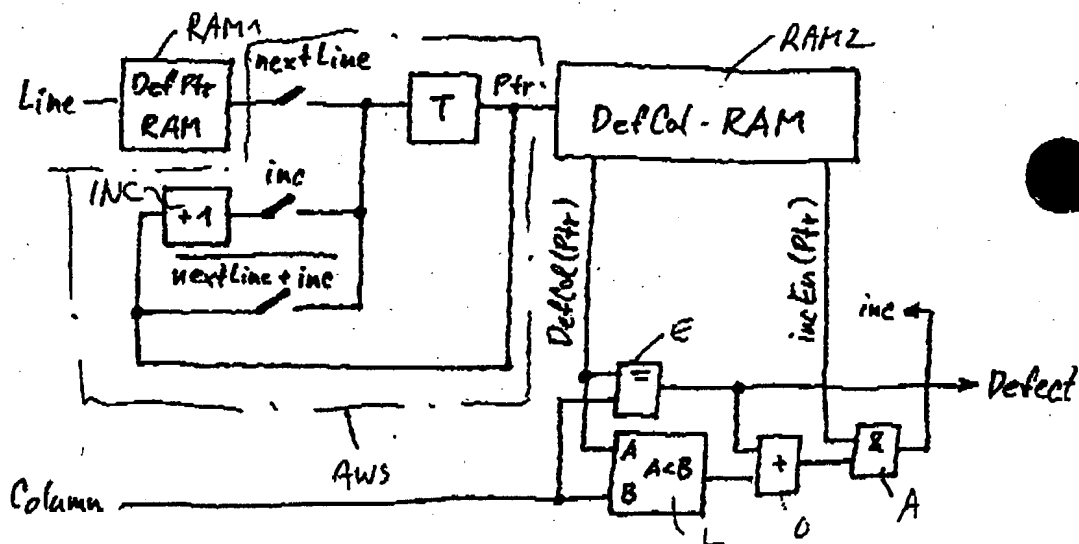


FIG 3



GR 98 P 8116

## BEST AVAILABLE COPY

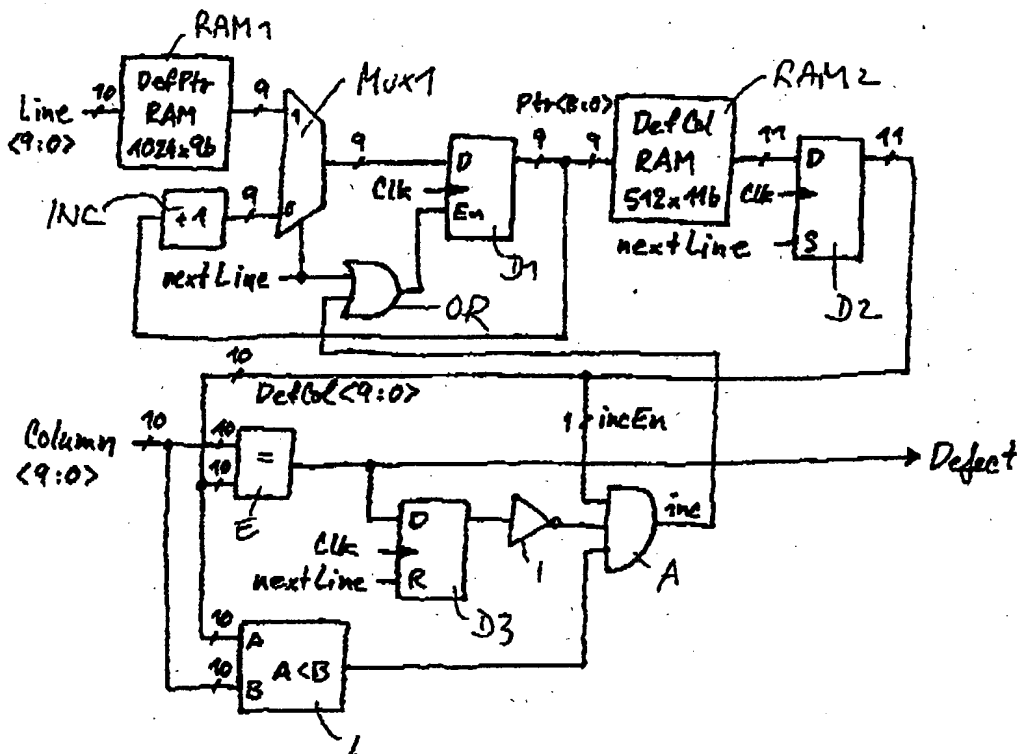


FIG 4

BEST AVAILABLE COPY